

(2,000円)

# 特許願 (4)

昭和 49 年 3 月 5 日

特許庁長官

1 発明の名称  
半導体装置の製造方法

2 発明者  
住 所 大阪府門真市大字門真1006番地  
松下電器産業株式会社内  
氏 名 ヒラ 孝 尾 (ほか3名)

3 特許出願人  
住 所 大阪府門真市大字門真1006番地  
名 称 (582) 松下電器産業株式会社  
代 表 者 松 下 正 治

4 代 理 人 〒 571  
住 所 大阪府門真市大字門真1006番地  
松下電器産業株式会社内  
氏 名 (5971) 弁理士 中 尾 敏 男 (ほか 1 名)  
(連絡先 電話(東京)453-3111 特許部分室)

## 5 添付書類の目録

- (1) 明 細 書
- (2) 図 面
- (3) 委 任 状
- (4) 願 書 副 本

特許庁  
49.3.7  
出願第二号

1 万通  
1 通  
1 通  
1 通

## 明 細 書

### 1. 発明の名称

半導体装置の製造方法

### 2. 特許請求の範囲

P型シリコン基板の一主面上の所定領域に、陰性イオン注入に対してマスクとなる薄膜を選択的に形成する工程と、前記陰性イオンを注入した後、前記薄膜を除去し熱処理することにより、前記薄膜除去下以外の前記シリコン基板内の領域にシリコン酸化膜を埋め込む工程と、全面にN型シリコン単結晶層を気相成長させる工程と、前記埋め込み酸化膜の存在しない領域上の所定の前記気相成長層表面からP形不純物を拡散して、側面はP<sub>n</sub>接合で、底面は前記シリコン酸化膜で分離されたP形領域を形成する工程と、前記P形分離拡散部を熱水素酸の陽極反応により孔質化した後、熱処理化する工程とを備えたことを特徴とする半導体装置の製造方法。

### 3. 発明の詳細な説明

本発明は半導体装置製造の基本技術の一つである

## ① 日本国特許庁

# 公開特許公報

⑪特開昭 50-120280

⑬公開日 昭50.(1975) 9.20

⑭特願昭 49-25939

⑮出願日 昭49.(1974) 3. 5

審査請求 有 (全4頁)

庁内整理番号

6513 57

⑯日本分類  
99wH0

⑰Int.Cl.<sup>3</sup>  
H01L 21/76

るアイソレーションの方法に関するものである。

これまで行なわれていたものは大別してP<sub>n</sub>接合分離法、陽電体分離法がある。

P<sub>n</sub>接合分離法は製法が容易であり、現在多くのICに適用されている。しかしながら、この分離法は、本質的に素子間の耐圧に限度があることや、逆方向リーク電流、基板との寄生容量、P<sub>n</sub>Pなどの能動的寄生効果があり、高速化、高耐圧化などに対しては問題がある。

また、SiO<sub>2</sub>を用いた陽電体分離法は製造プロセスの複雑さと高集積化の困難さから現在では高耐圧、高速ICなど一部の特殊製品への適用のみに限られている。

一方最近熱水素酸による陽極反応により多孔質化したシリコンを用いる方法が(研究実用化報告第19 第11号(970).P.2101)に提案されている。これを第1, 2図で説明する。

第1図(例)において、1は例えば1Ω-CmのP形基板で、2は例えば0.5μmの厚みをもつP形エピタキシャル層内に形成されたP形分離拡散領域。

4により分離形成された $\alpha$ 形島領域である。即ち前述のP $\alpha$ 接合分離方式で $\alpha$ 形島領域2を形成した後、分離拡散領域、4及びP形基板1の一部を所定の温度まで多孔質化して多孔質領域5、6を第1図例のように形成した後、W $\alpha$ :O $_2$ で例えば1100℃で40分熱処理することにより、多孔質領域5、6を絶縁膜化することにより $\alpha$ 形島領域に分離できる。この方法によれば従来のP $\alpha$ 接合分離法よりも耐圧向上するが底部は依然としてP $\alpha$ 接合分離で前述の理由から十分とはいえない。

更に多孔質シリコンを分離法に用いる他の手法(特開昭48-46276号公報)を第2図に示す。図においてシリコン基板1の表面を酸よって化水素酸の腐蝕反応により多孔質化して多孔質層7を形成した後この第1の多孔質シリコン層7上に気相成長法によりシリコン層8を形成する(図)。そしてシリコン層8の一部を選択的に多孔質化し第2の多孔質シリコン層7を絶縁膜化せず、気相成長層形成後第2の多孔質シリコン層を前記第1の多孔質層7と接続させ、気相成長シリコン層8を多孔

質シリコン層で分離した後、酸腐蝕溶液中で熱処理し、前記第1の多孔質シリコン層7と第2の多孔質シリコン層8を高抵抗化して絶縁物層7、8を形成し、シリコン層8に分離島領域10、10'を形成する(図)。この方法では第1の多孔質シリコン層7を高抵抗化するには高温で長時間の熱処理を要する欠点がある。

本発明は上記従来法の欠点を持たず、確實に、絶縁物で分離された島領域を形成する手法を提供するもので、以下第3図に従がい本発明の一実施例を説明する。

本発明は上記従来法の欠点を持たず、確實に、絶縁物で分離された島領域を形成する手法を提供するもので、以下第3図に従がい本発明の一実施例を説明する。

第3図Aにおいて、11は例えば1 $\Omega$ -cmのP形シリコン基板で、この分離領域を形成すべき一主面上に例えば200K $\alpha$ Vの電界イオン(12(N $^{+}$ ))に対してマスクとなる約1 $\mu$ の厚さのアルミニウム(A1)領域13を形成する(図)。しかる後例えば200K $\alpha$ Vの電界イオン12を $5 \times 10^{17}/\text{cm}^2$ 投入し、A1領域13を除去してから1200℃で80分熱処理することによりシリコン基板11の表面より深さ約0.25 $\sim$ 0.6 $\mu$ にわたって埋め込まれたシリ

コン酸化膜層14を、前記マスクとなるA1領域13直下以外の基板11内の所定領域に形成できる(図)。

その後、シリコン基板11表面に気相成長法により、例えば5 $\mu$ のN形半導体シリコン層15を形成する(図)。

しかる後、埋め込まれた酸化膜14の存在しない基板11の所定領域11'上の前記気相成長半導体シリコン層15表面からP形不純物を選択拡散してP形分離拡散領域16、17を形成し、側面はP $\alpha$ 接合で、底部を前記酸化膜の層14で分離された $\alpha$ 形島領域18を形成する(図)。

しかる後、P形分離拡散領域16、17を酸よって化水素酸の腐蝕反応により多孔質化して多孔質領域19、20とする(図)。以上の工程の最大の特長は前述のシリコン酸化膜の層14を全面的にせず、A1領域13等マスクとしてその直下すなわち基板11の所定領域11'には形成しないよう工夫し、シリコン酸化膜の層14の存在しない前記気相成長シリコン層8のP形拡散領域1、17を多

孔質化するための電流路を設けた点にある。

その後W $\alpha$ :O $_2$ 中で例えば1200℃で3時間熱処理することにより多孔質シリコン領域1、20を絶縁膜化し、分離絶縁物領域21、22を形成することができる(図)。かくして側面は多孔質絶縁物領域21、22、底部はシリコン酸化膜14で囲まれたN形島領域18が形成される。このN形島領域18に各種半導体素子形成すれば耐圧、寄生容量等の点ですぐれた半導体装置とすることができる。

なおP形シリコンの多孔質形成時間に対する形成される多孔質シリコンの厚さを比抵抗をベラメータとして第4図に示す。これから通常のICに用いられる気相成長層の一般的厚さである1 $\sim$ 10 $\mu$ 程度は非常に短時間で多孔質化されることがわかる。

以上のように本発明は、従来から通想的な分離方式といわれる誘電体分離を容易に達成することができる工業価値の大なるものである。

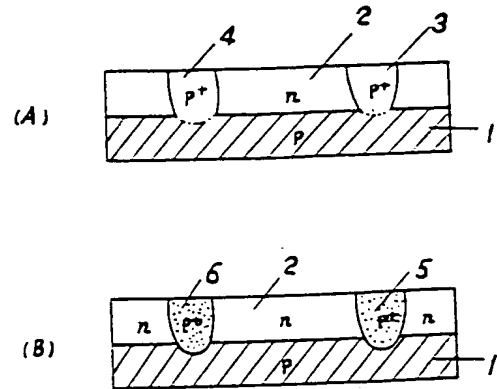
4、図面の簡単な説明

第1図 . 本発明のP型接合分離方式において分断拡散領域 多孔質化絶縁膜化する工程断面図、第2図(A)~(C)はシリコン基板表面の多孔質化高抵抗絶縁膜を利用した島領域の従来の形成方法の工程断面図、第3図(A)~(G)は本発明の一実施例の部電体分離法の工程断面図、第4図は本発明における多孔質形成時間と生成多孔質層の膜厚との関係図である。

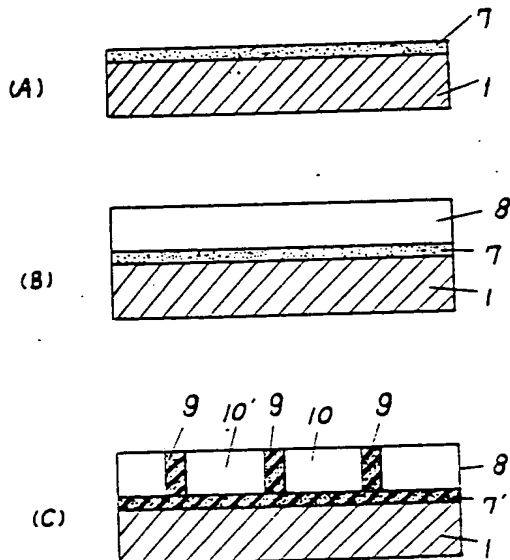
1 1---P型シリコン基板、1 2---窒素イオン、1 3---A型領域、1 4---通込み酸化シリコン膜の層、1 5---N型エピタキシャル成長層、1 6, 1 7---P型分断拡散領域、1 8, 2 0---多孔質シリコン領域、2 1, 2 2---多孔質絶縁物領域。

代理人の氏名 弁護士 中 尾 敏 男 ほか1名

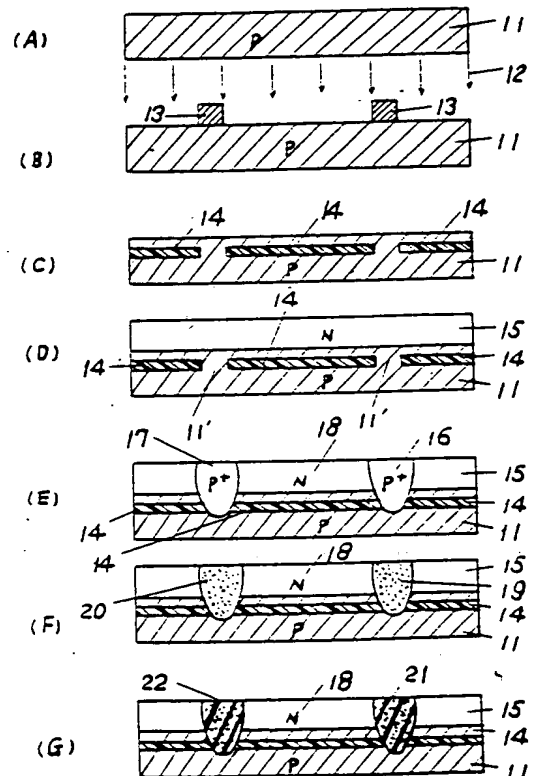
第 1 図



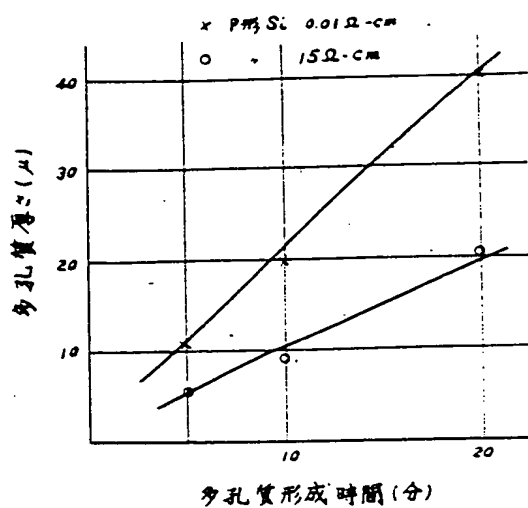
第 2 図



第 3 図



第 4 図



6 前記以外の発明者および代理人

(1) 発 明 者

住 所	大阪府門真市大字門真1006番地			
	松下電器産業株式会社内			
氏 名	オノ	ワタ	オカ	オキ
	英	家	孝	生
住 所	同 所			
氏 名	ニ	ガフ	トシ	オ
	英	川	俊	夫
住 所	同 所			
氏 名	オカ	ヤナギ	シゲ	トシ
	高	初	重	敏

(2) 代 理 人

住 所	大阪府門真市大字門真1006番地
	松下電器産業株式会社内
氏 名	(6152) 弁理士 栗 野 重 幸

